

## A) TSVs: Technologie prometteuse pour les $\mu$ -systèmes avancés

Les TSVs: Interconnexions verticales passant à travers les composants pour les  $\mu$ -systèmes 3D

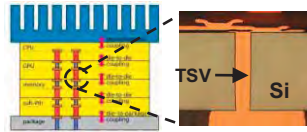


Fig. 1: Système hétérogène 3D utilisant des TSVs comme interconnexions verticales

### Avantages des TSVs:

- Forte densité d'intégration
- Meilleures performances électriques

### Défis des TSVs:

- Coût du procédé onéreux (Plus 300\$/substrat)
- Contraintes thermomécaniques

## • CONTEXTE & MOTIVATIONS

### B) Exemple d'application des TSVs: Les processeurs

Processeur 80 cœurs d'Intel où les TSVs permettent une connexion courte et directe entre processeur et mémoire

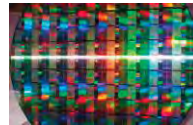


Fig. 2: Substrat de 300mm contenant des processeurs 80 cœurs d'Intel.

### C) Waferboard™: Plateforme de prototypage rapide de systèmes électroniques

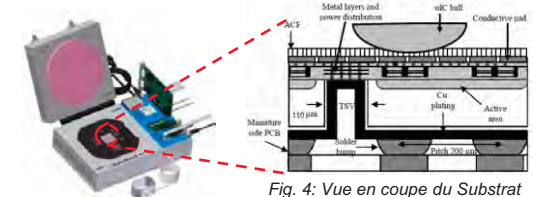


Fig. 3: Modèle 3D du WaferBoard™. Fig. 4: Vue en coupe du Substrat traité contenant des TSVs

Les TSVs permettent d'alimenter les circuits Cmos à partir de la face arrière du substrat et de distribuer le signal JTAG pour programmer les circuits.

## A) Procédé de fabrication des TSVs

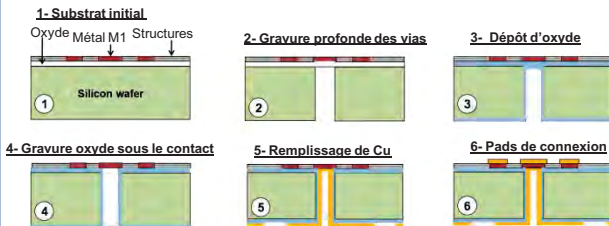


Fig. 5: Procédé de fabrication des TSVs annulaires (Vias de 2 $\mu$ m d'épaisseur, 110 $\mu$ m de diamètre et 350 $\mu$ m de profondeur).

## B) Tests électriques

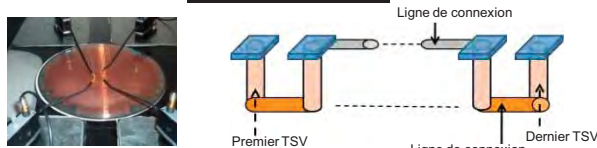


Fig. 6: Substrat de 200mm intégrant 4864 TSVs sous test 4 pointes.

## • RÉSULTATS & ANALYSE

### C) Résultats électrique d'un TSV

Results	TSV annulaire du WaferBoard™	TSV annulaire IBM [1]	Autres études de TSV entièrement remplis [2]
Résistance	10 m $\Omega$	10 m $\Omega$ -20 m $\Omega$	20 m $\Omega$ -350 $\Omega$
Capacité	0.27 pF	NA	2 fF-1pF

[1] P. S. Andry, et al. IBM J. RES. & DEV. vol. 52 No. 6 November 2008.

[2] Ioannis Savidis et al. IEEE TRANSACTIONS ON ELECTRON DEVICES, Vol. 56, No. 9, Sept 2009.

### D) Rendement électrique à l'échelle du substrat 200mm

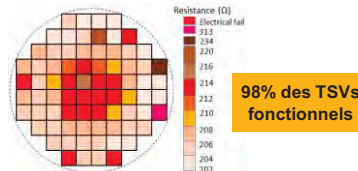


Fig. 7: Mapping de la résistance de 76 chaînes de TSVs.

### Investigation des défaillances électriques par caractérisation MEB/FIB

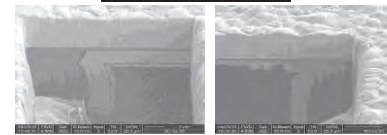


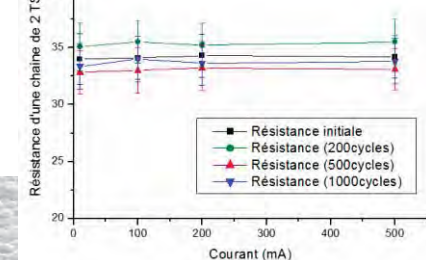
Fig. 8: TSV en bon état (R=10m $\Omega$ ).

Fig. 9: TSV défaillant (insuffisance dépôt de Cu R=2 $\Omega$ )

Les tests électriques montrent de faibles résistance et capacité électriques et de bons rendement et fiabilité à l'échelle du substrat.

### E) Fiabilité thermomécanique

Fig. 10: Résistance électrique après plusieurs cycles thermiques de -25°C à +125°C.



Résistance inchangée après 1000 cycles de test.

## • CONCLUSION

La technologie des vias traversants (TSVs) est l'une des technologies d'interconnexion 3D les plus prometteuses en termes d'intégration et de performance pour les  $\mu$ -systèmes avancés. Dans notre étude, les TSVs sont utilisés pour une application pleine plaque dans un système de prototypage rapide de composants électroniques. Les résultats indiquent de bonnes performances électriques aussi bien à l'échelle d'un TSV qu'à l'échelle du substrat 200mm validant ainsi l'utilisation de cette technologie pour une application pleine tranche.

## • ACKNOWLEDGMENT

Les auteurs remercient Gestion TechnoCap Inc/Division DreamWafer® pour les supports techniques et pédagogiques, Tower Semiconductor et Allvia pour les substrats processés. Remerciements aussi à Mitacs, FQRNT, NSERC, Precam et CMC pour leur financement.