

# Le WaferBoard™ - une plateforme de prototypage rapide pour les systèmes électroniques

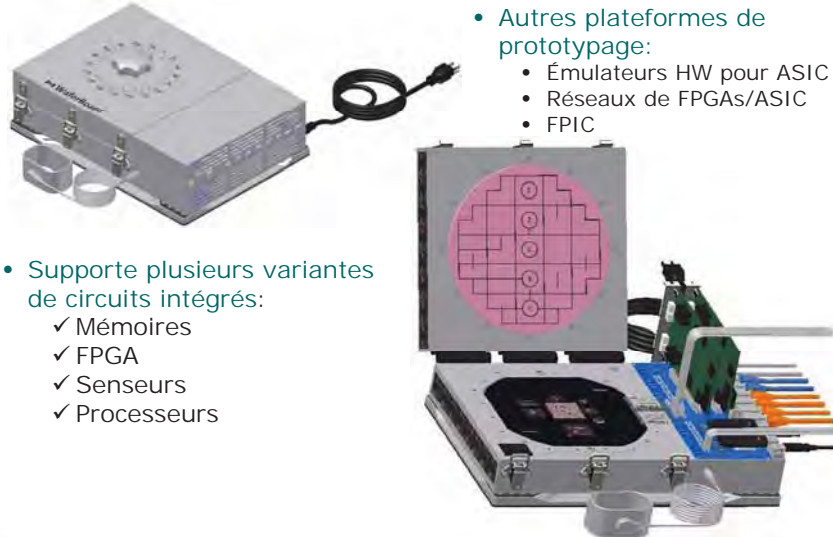
[www.DreamWafer.com](http://www.DreamWafer.com)



# WaferBoard™

## Rapid Prototyping for Electronic Systems

## Le WaferBoard™ - une plateforme de prototypage rapide pour les systèmes électroniques

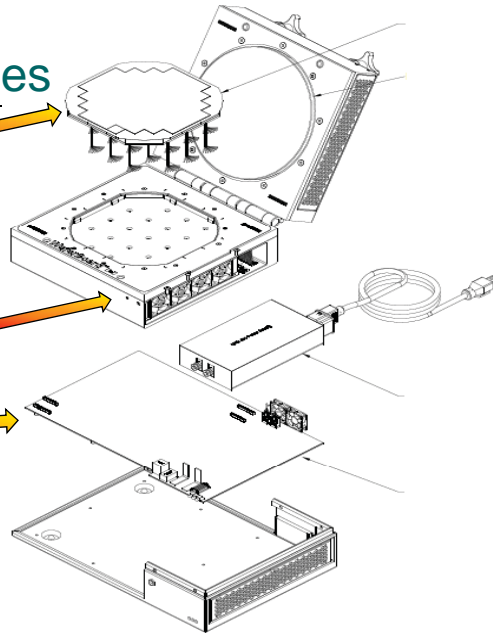


- Supporte plusieurs variantes de circuits intégrés:
  - ✓ Mémoires
  - ✓ FPGA
  - ✓ Senseurs
  - ✓ Processeurs

- Autres plateformes de prototypage:
  - Émulateurs HW pour ASIC
  - Réseaux de FPGAs/ASIC
  - FPIC

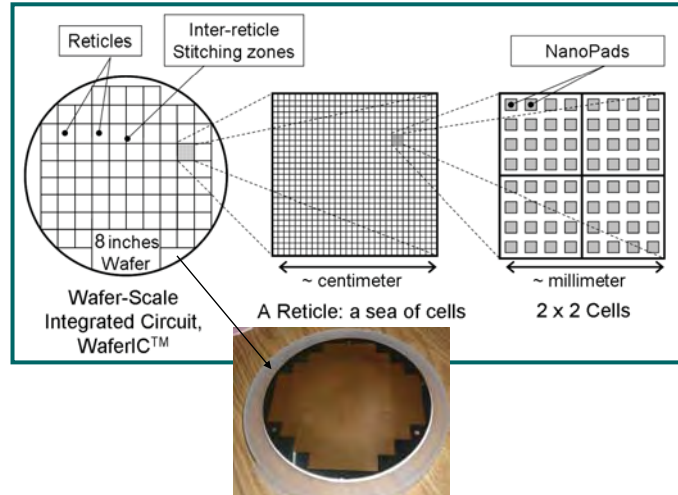
## Aspects physiques

- Wafer I C
  - Circuit intégré à l'échelle de la tranche de silicium
- Support mécanique et thermique
- PCB
  - Contrôle et interfaces externes
- Alimentation



## Cœur du WaferBoard™: WaferIC™

76 images de réticules, 78K cellules et 1.25M NanoPads



UQAM

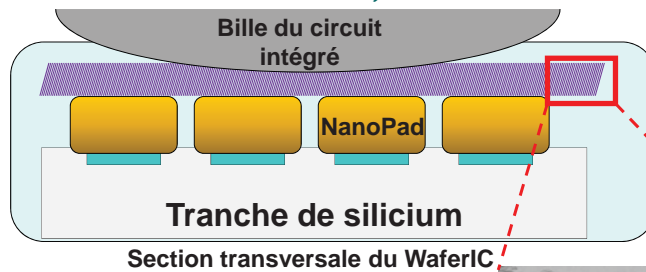
ÉCOLE  
POLYTECHNIQUE  
MONTREAL

Le WaferBoard™ - une plateforme de prototypage rapide pour les systèmes électroniques

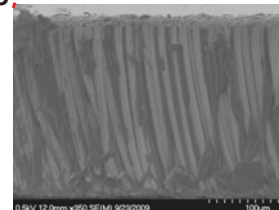
5

## Principes du WaferIC™

- Grande densité de contacts en surface (1,245,184 NanoPads)



- Film anisotropique
  - 80,000,000 fibres, ~64 par NanoPad
  - Épaisseur: 230µm
  - Diamètre de la fibre: 8µm
  - Pitch: 11µm
  - Polymer: Polyamide



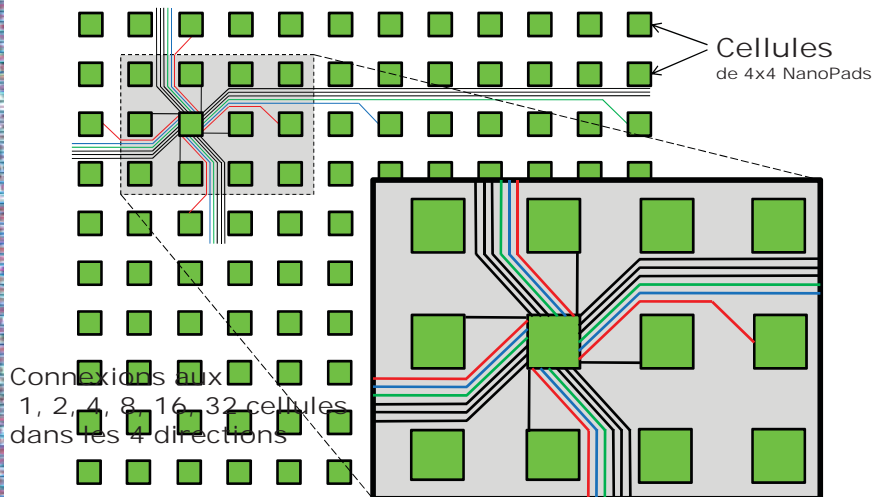
UQAM

ÉCOLE  
POLYTECHNIQUE  
MONTREAL

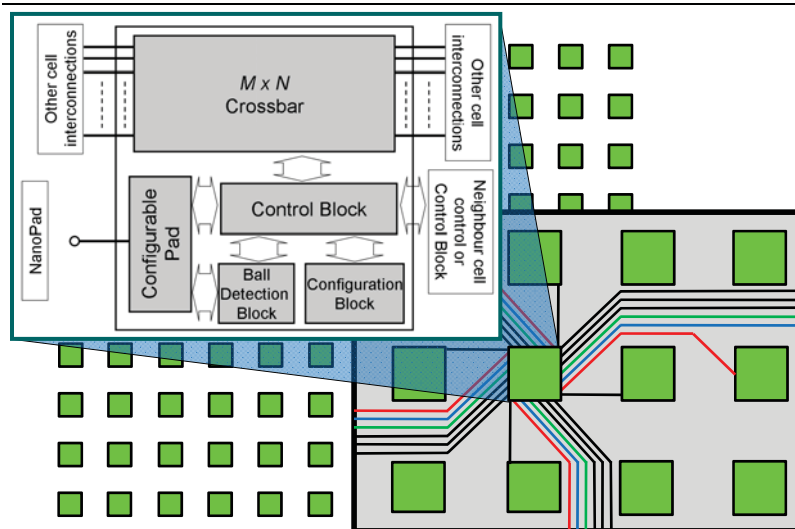
Le WaferBoard™ - une plateforme de prototypage rapide pour les systèmes électroniques

6

## WaferIC™: une mer de contacts avec un réseau d'interconnexions configurable



## WaferIC™: mer de cellules configurables

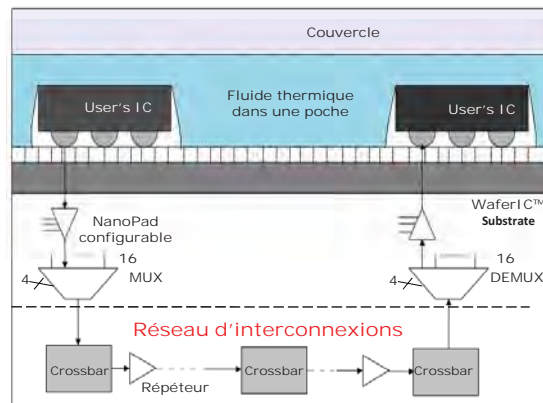


## Principes du WaferIC™

WaferIC™: une mer de contacts avec un réseau d'interconnexions configurable

### Trois principaux éléments

- I/O configurable
- Chaîne d'interconnexions avec répéteurs
- Un crossbar/cellule

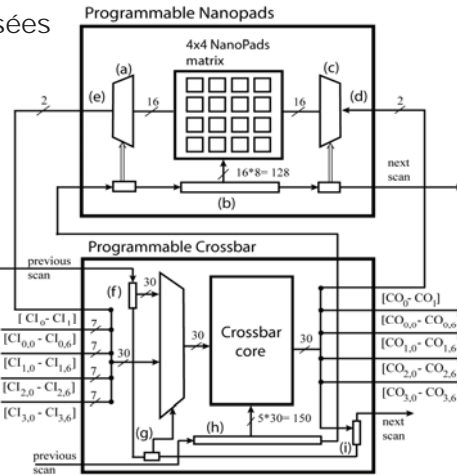
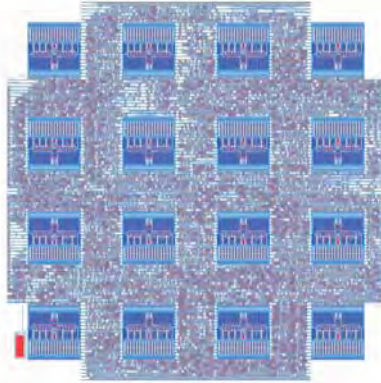


## Défis de conception

- ✓ Réseau d'interconnexions tolérant aux défauts
- ✓ Design physique à l'échelle de la tranche
- ✓ Intégrité et distribution de la puissance
- ✓ NanoPads configurable: signaux et puissance
- ✓ Post-traitement de la tranche de silicium (TSV)
- ✓ Aspects thermo-mécaniques
- ✓ Connexion inter-reticule
- ✓ Détection des circuits intégrés
- ✓ Test et diagnostic
- ✓ Outils logiciels
- ✓ Support pour signaux analogiques
- ✓ Assemblage et intégration

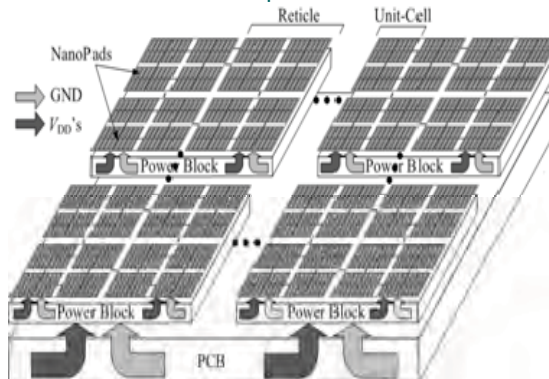
## Cellule unitaire: circuiterie mixte

- 4 x 4 NanoPads/cellules
- Logique en cellules normalisées
- Circuit analogique manuel



## Défi d'alimentation des circuits intégrés

- Intégrité des alimentations sans condensateur de découplage
- Surface du WaferIC doit être libre de toutes structures mécaniques ou électriques
- Distribution de la puissance sous la tranche

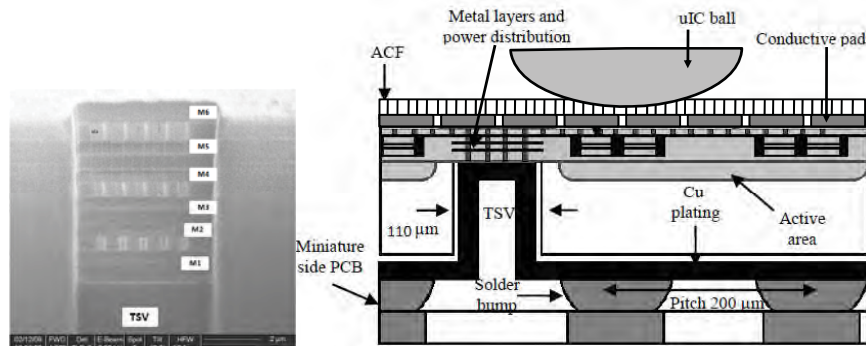


Through Silicon Via (TSV) essentiels

- PCB :
  - + 12V
- PowerBlocks
  - + 1.8 et 3.3 V
- NanoPads
  - + 3.3 V

## Défi de post-traitement pour les TSVs

- Gravure du Si par le dessous pour atteindre la 1<sup>ère</sup> couche de métallisation M1 sans la dégrader
- Sous traitant Allvia Inc.

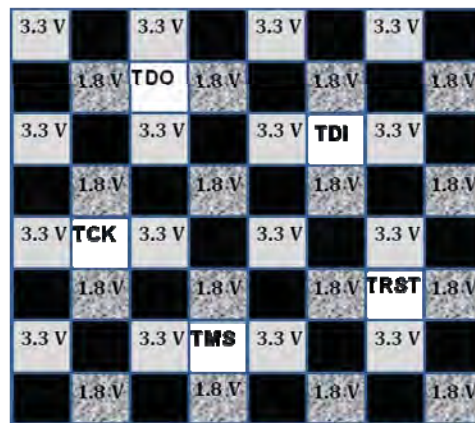


TSV annulaire

Vue en coupe de l'assemblage avec la tranche post-traitée

## Plan des TSVs pour un réticule

- 4,864 TSVs par tranche
- 8x8 TSVs par image de réticule
- But:
  - Fournir l'énergie
    - 27 ground
    - 16  $V_{DD}=3.3V$
    - 16  $V_{DD}=1.8V$
  - Signaux de configuration JTAG (TDO, TDI, TCK, TMS, TRST)



Plan des 8x8 TSVs pour l'image du réticule

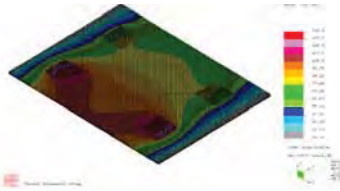
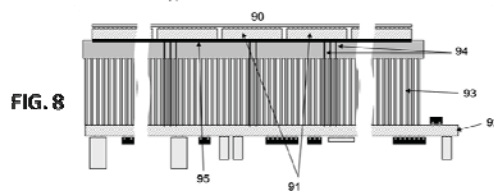
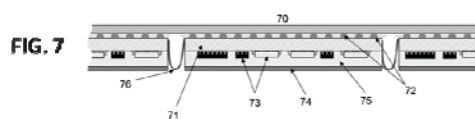
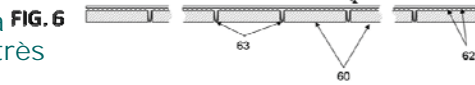
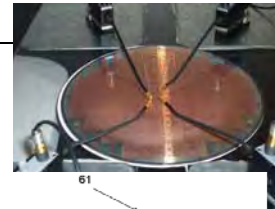
# Le NanoPad reconfigurable : I/O et puissance

## Régulateurs linéaires distribués en surface

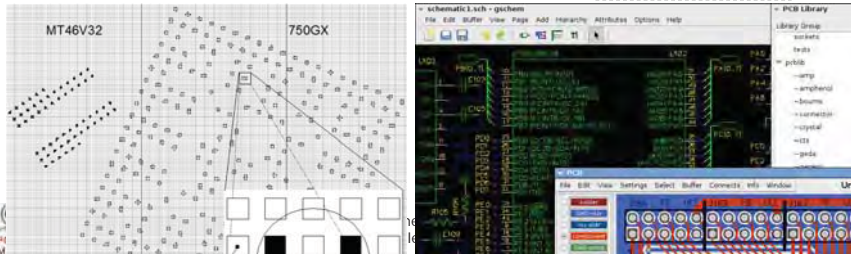
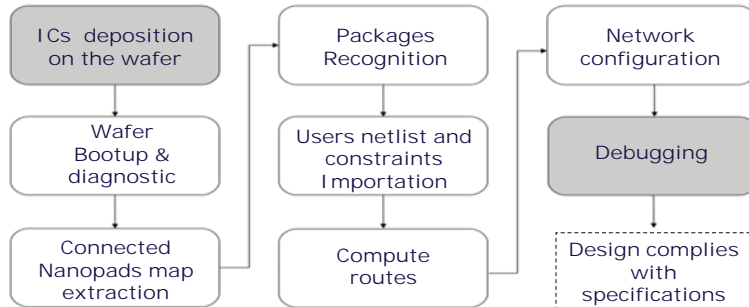
Mode ou Requis	Description Détaillées
Tensions Configurables régulées	1.0, 1.5, 1.8, 2.0, 2.5 V
Courant Maximal en régulation	100 mA
Déviatoin maximale de la tension régulée	< 10 % à la sortie du NanoPad
Entrée/Sortie numérique configurable	1.0, 1.5, 1.8, 2.0, 2.5 V
« Weak Pull-Up »	1.8 V
« Strong Pull-Down »	0 V
Haute-Impédance	-
Courant statique Maximal(NP/CU)	< 10 $\mu$ A/10 $\mu$ A
Surface Disponible par NanoPad: 0.00847 mm <sup>2</sup> par Cellule Unitaire: 0.3025 mm <sup>2</sup>	

## Stress thermo-mécanique

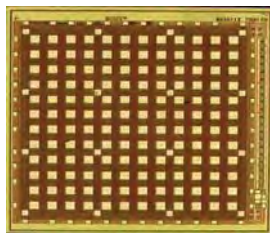
- Réduction du stress thermo-mécanique sur la tranche de silicium
- Aspects mécaniques validés avec les simulations et des versions mécanique du WaferIC
- Techniques applicables à **FIG. 6** tous microsystemes de très grande surface (LAIC)



## WaferConnect: logiciel de support



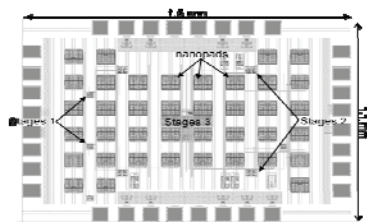
## Prototypes du WaferIC: 3 Test Chips



1<sup>e</sup> : vérification physique et logique, 3x3 cellules



3<sup>e</sup>: vers le WaferIC, Tower avec 32 x 32 cellules



2<sup>e</sup>: support pour signaux différentiels haute fréquence (2.5 GHz)

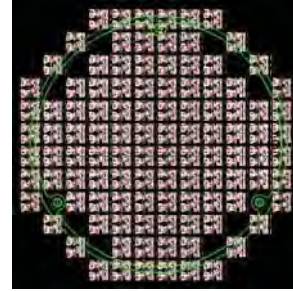
## Vers le premier WaferBoard



- WaferIC v1 de développement  
Validation du post-traitement et de l'assemblage et des aspects thermo-mécanique



- WaferIC v2 fonctionnel fabriqué, en post-traitement



## Réalisations

- 32 brevets (Richard Norman)
- 20 publications/présentations depuis décembre 2007
- 10 familles de brevet universitaire  
(Application 12/877,078 "*Methods, Apparatus and System to Support Large-Scale Micro-Systems Including Embedded and Distributed Power Supply, Thermal Regulation, Multi-Distributed-Sensors and Electrical Signal Propagation*"). 44 claims, 96 Prior Art et 95 dessins
- 10 divulgations

## Participants universitaires: professeurs

- Yvon Savaria                      École Polytechnique
- Yves Blaquière                    UQAM
- Ricardo Izquierdo                UQAM
- Ahmed Lakhsasi                 UOO
- Mohamad Sawan                 École Polytechnique
- Anas Hamoui                     McGill
- Mounir Boukadoum            UQAM

## Participants universitaires: chercheurs

André Pouliot	UQAM	BIng, microélectronique
Anh Tuan Nguyen	École Polytechnique	DIng, électrique
Aziz Battas	UQAM	BIng, microélectronique
Dominic Lavoie	UQAM	BIng, microélectronique
Etienne Lepercq	École Polytechnique	DIng, électrique
Hicham Ezzat	École Polytechnique	PDIng, électrique
Issam Hamzaoui	UQAM	MInf, microélectronique
Jaouad El Fouladi	École Polytechnique	MScA, génie électrique
Jean S. Turgeon	École Polytechnique	MIng, électrique
Julian Anaya	UOO	MInf, informatique
Mamadou Diobet Diop	UQAM	Post-DOc, électrique
Marc-André Daigneault	École Polytechnique	MScA, génie électrique
Mikael Guillemot	École Polytechnique	MIng, électrique
Mohamed Badredine	UQAM	MInf, microélectronique
Mohammed Bougataya	UOO	DIng, électrique
Moufid Radji	McGill	MEng, Electrical
Nicolas L.-Mayer	École Polytechnique	MScA, génie électrique
Olivier Valorge	École Polytechnique	PDIng, électrique
Oussama Berriah	UOO	MIng, électrique
Romain Clochard	UQAM	BIng, microélectronique
Walder André	École Polytechnique	Post Doc
Yan Basile-Bellavance	École Polytechnique	MScA, génie électrique
Youssef El Alaoui	UQAM	BIng, microélectronique

## L'équipe de recherche DreamWafer et les partenaires ([www.DreamWafer.com](http://www.DreamWafer.com))

UQÀM

ÉCOLE  
POLYTECHNIQUE  
MONTRÉAL

Université du Québec en Outaouais

TechnoCap

Brioconcept

CMC  
MICROSYSTEMS

prearn

prompt

Institut de recherche de  
l'Hydro-Québec



Les gens. La découverte. L'innovation.

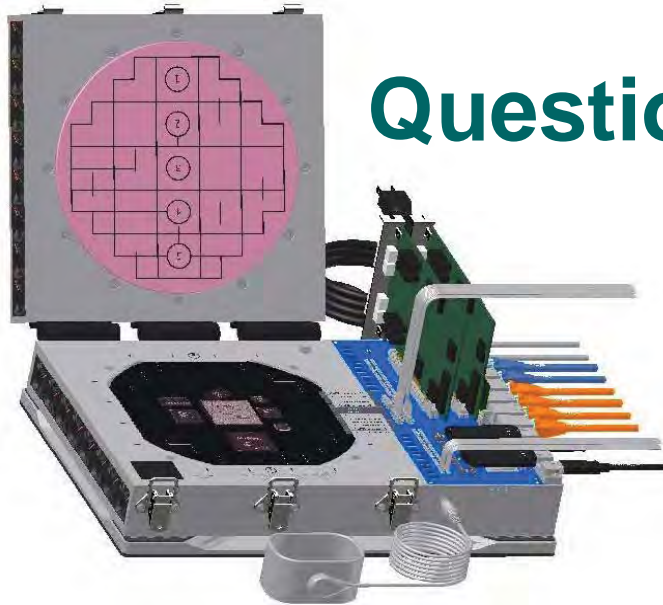
UQÀM

ÉCOLE  
POLYTECHNIQUE  
MONTRÉAL

Le WaferBoard™ - une plateforme de prototypage rapide  
pour les systèmes électroniques

23

## Questions



UQÀM

ÉCOLE  
POLYTECHNIQUE  
MONTRÉAL

Le WaferBoard™ - une plateforme de prototypage rapide  
pour les systèmes électroniques

24